

La Comunicazione tra i dispositivi

Per fare comunicare i dispositivi occorre :

a) stabilire un protocollo di comunicazione

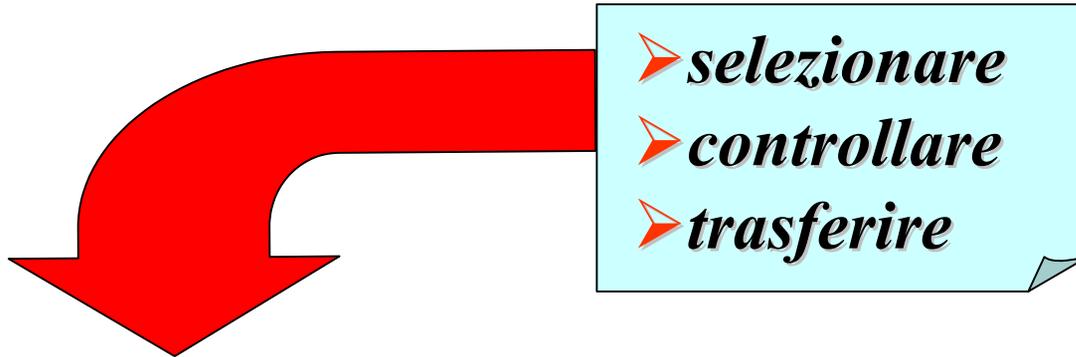
*- definire una forma di interazione e sincronizzazione che rispecchi certe regole (**protocollo** delle possibili sequenze di interazione)*

- ciascun dispositivo è dotato di un modulo di interfaccia (rete sequenziale) che colloquia con il processore inviando e ricevendo le sequenza di segnali che controllano le operazioni di trasferimento

b) stabilire una topologia del sistema di comunicazione

Il BUS

Il processore deve:



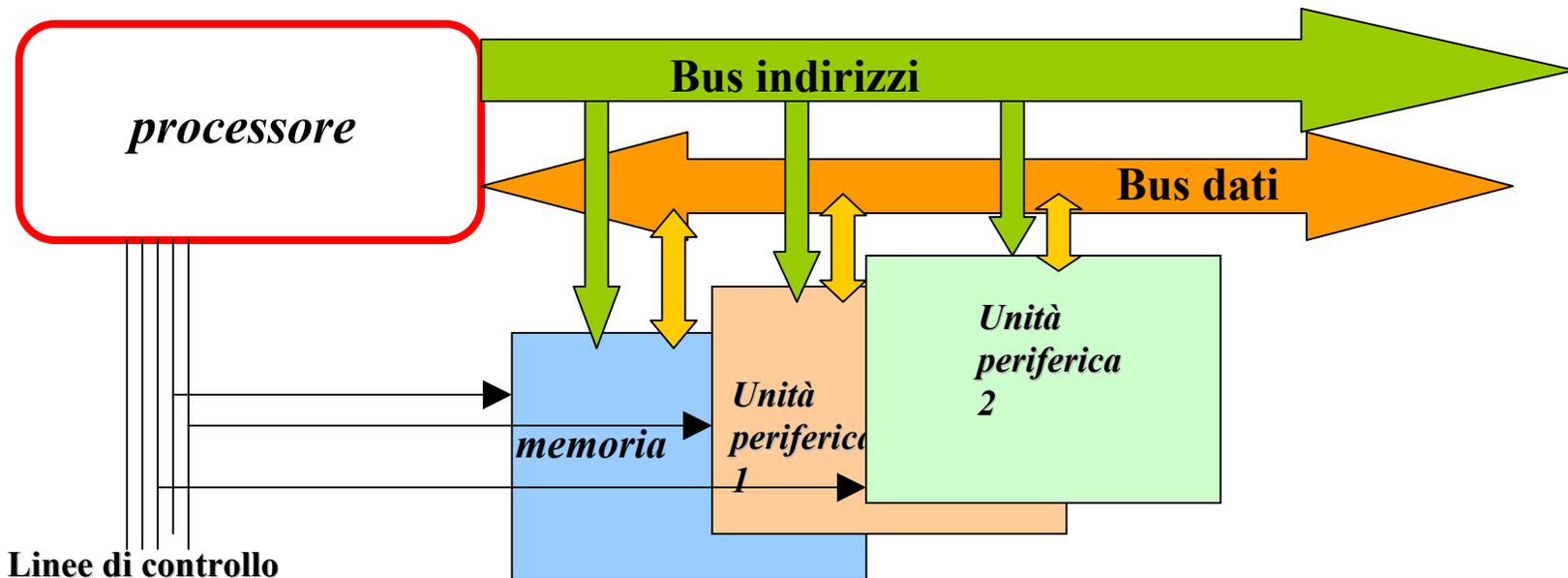
Componenti del BUS :

- *bus indirizzi:* - per selezionare l'unità con cui comunicare,
 - unidirezionale,
 - la sua larghezza fissa la dimensione dello spazio di indirizzi.
- *bus di controllo :* per l'invio dei segnali di controllo.
- *bus dati :*
 - per trasmettere e ricevere informazioni,
 - bidirezionale,
 - la sua ampiezza stabilisce la quantità di informazioni trasferibile in un ciclo di clock.

IL BUS

Il bus deve :

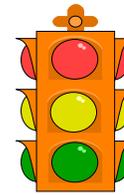
- ▶ permettere la comunicazione tra due qualsiasi dispositivo o unità
- ▶ permettere una sola comunicazione alla volta
- ▶ permettere la trasmissione di una unità alla volta e la ricezione di più unità contemporaneamente
- ▶ linee di controllo sufficientemente generali



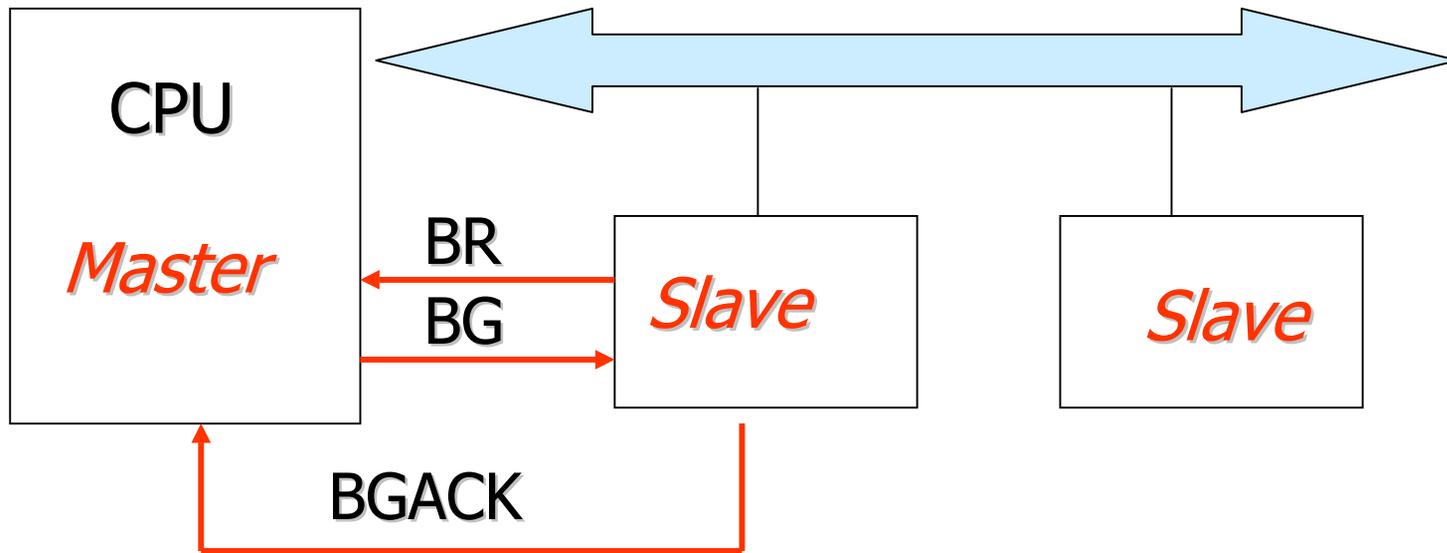
BUS: Modalità di comunicazione

- ***Bus Protocol*** : definizione di regole che determinano le sequenze di interazione tra i dispositivi per la trasmissione di una o più informazioni
 - Selezione della unità esterna
 - Scambio di segnali di sincronismo con l'unità coinvolta nella comunicazione
 - Invio o ricezione della informazione
- ***Bus Transfer*** : trasmissione di una o più informazioni, detta “***ciclo di bus***”
 - Memory read/write cycle
 - I/O read/write cycle
 - Interrupt cycle
- ***Ciclo di bus*** : sequenza ben definita di ***stati*** del bus regolati da segnali di clock
 - CPU genera i segnali di clock per bus locali estesi
 - Controllore di bus genera i segnali di clock per bus esterni

Controllo del Bus



- Il controllo del bus è effettuato mediante **segnali di sincronizzazione**:
 - *Bus Request (BR)*, *Bus Grant (BG)*, *Bus Acknowledge (BA)*



Master : dispositivo che detiene il controllo del bus

Slave : dispositivo controllato

Arbitraggio del Bus

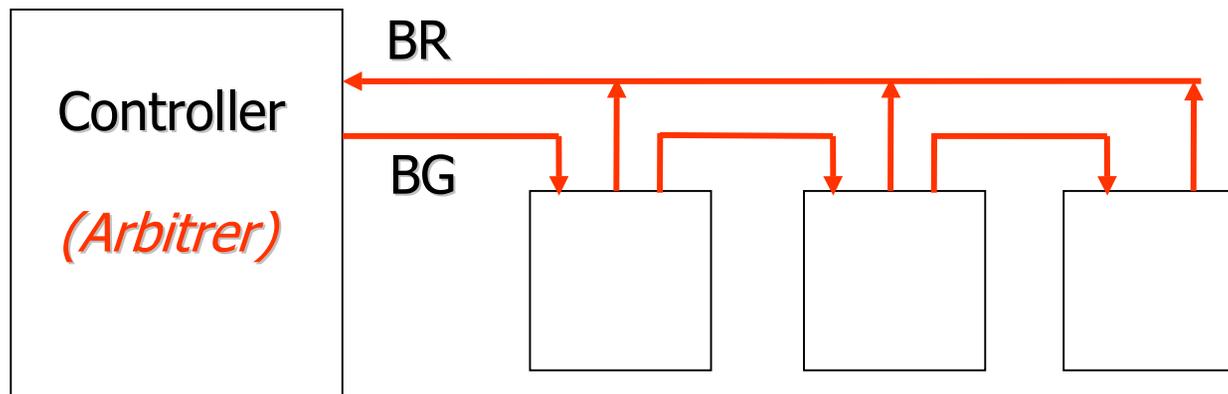


Meccanismo per assegnare il controllo del bus ad una unità (aspirante master) tra quelle che ne hanno fatto richiesta

- Tipi di arbitraggio:

▶▶ *Centralizzato (Daisy Chain)*

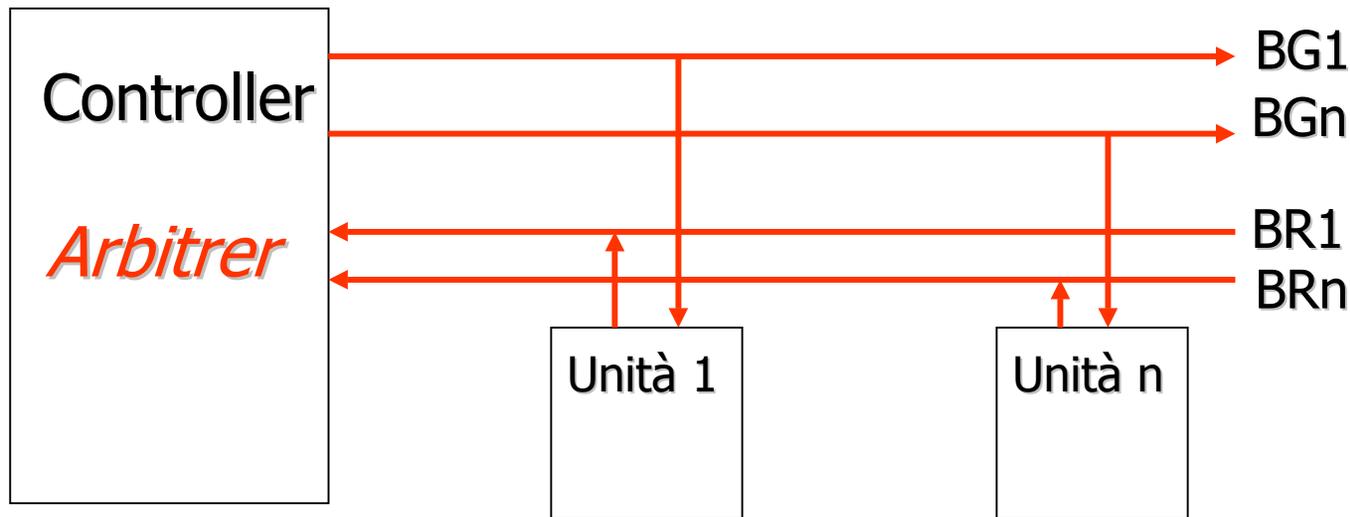
- ✓ Unica linea di richiesta del bus per tutti i dispositivi,
- ✓ Unica linea di concessione del bus catturata dal dispositivo fisicamente più vicino all'arbitro



▶▶ *Decentralizzato*

Arbitraggio decentralizzato

Differenti linee di richiesta del bus, con priorità assegnata e differenti linee di concessione del bus

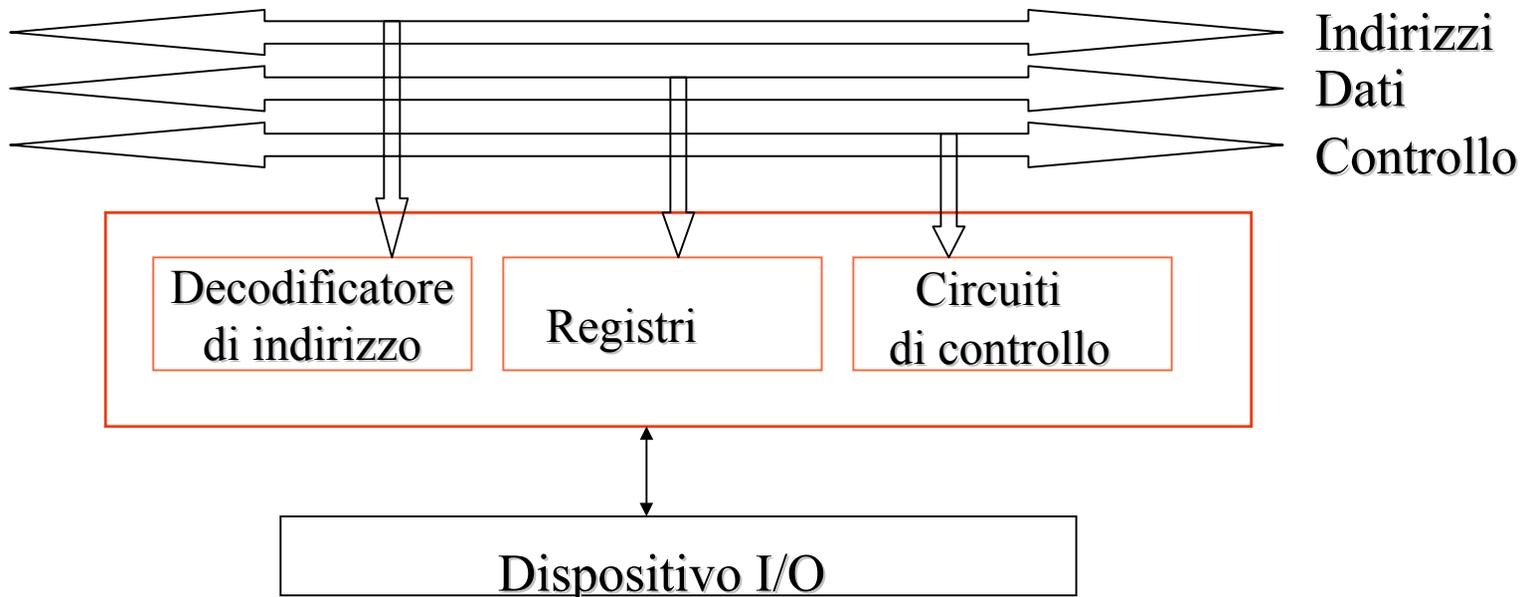


Indirizzamento di dispositivi di I/O

- Ad ogni dispositivo di I/O è associato un insieme di indirizzi che lo identificano univocamente
- Due modalità di indirizzamento:
 - *Memory-Mapped I/O* : lo spazio di indirizzamento è condiviso dalla memoria e dai dispositivi di I/O ai quali è riservato un sottoinsieme degli indirizzi di memoria
 - *Istruzioni di I/O* : istruzioni speciali per i trasferimenti di I/O che consentano l'accesso ai registri dati dei dispositivi periferici

Interfaccia di I/O

- **Interfaccia** : hardware necessario per collegare un dispositivo al bus e consentire il trasferimento di I/O
 - Decodificatore di indirizzi: abilita il dispositivo a riconoscere il suo indirizzo quando compare sulle linee di indirizzo
 - Circuiti di controllo: generano i segnali di controllo
 - Registri di dati e di stato: il registro dei dati memorizza il dato da trasferire o quello ricevuto, il registro di stato contiene *flag di controllo*



Meccanismi per realizzare le operazioni di I/O

- **I/O controllato da programma**
 - Il processore controlla ripetutamente un flag di stato per sincronizzare le operazioni
- **Accesso diretto in memoria**
 - L'interfaccia del dispositivo trasferisce direttamente i dati da o verso la memoria senza coinvolgere il processore
- **Interruzioni (INTERRUPTS)**
 - Il dispositivo invia sul bus un segnale di interruzione quando è pronto per una operazione di I/O

Tipi di Bus

- ***Bus Interno (o locale)*** : collegamento tra dispositivi della CPU che usano e controllano direttamente il bus
- ***Bus Esterno (o di sistema)*** : collegamento della CPU con Memoria e Unità Periferiche
- ***Bus Interno espanso*** : bus interno con estensione fuori della CPU per connettere unità esterne

Organizzazione a bus esterno singolo:

- Consente la comunicazione tra due qualsiasi unità del sistema, una comunicazione per volta
- Necessita di :
 - un dispositivo di controllo del bus (***Bus Controller***)
 - un dispositivo di arbitraggio del bus (***Arbiter***) che processi le richieste di uso del bus
 - Una modalità di comunicazione (***Bus Protocol***) che definisca le regole di interazione tra i dispositivi

Bus Esterno

- Organizzazione a bus esterno singolo:
 - Consente la comunicazione tra due qualsiasi unità del sistema, una comunicazione per volta
 - Necessita di :
 - un dispositivo di controllo del bus (*Bus Controller*)
 - un dispositivo di arbitraggio del bus (*Arbiter*) che processi le richieste di uso del bus
 - Una modalità di comunicazione (*Bus Protocol*) che definisca le regole di interazione tra i dispositivi